

D1FN038

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-012026

(43)Date of publication of application : 21.01.1994

(51)Int.Cl.

G09G 3/28

H04N 5/66

(21)Application number : 05-028336

(71)Applicant : NEC CORP

(22)Date of filing : 18.02.1993

(72)Inventor : NOBORIO MASAYUKI  
SANO YOSHIO  
NAKAMURA SHIYUUJI

(30)Priority

Priority number : 04 33835

Priority date : 21.02.1992

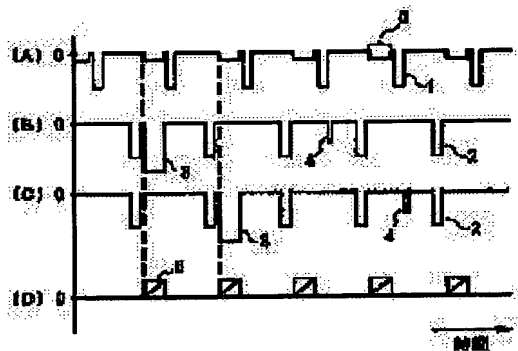
Priority country : JP

## (54) METHOD FOR DRIVING PLASMA DISPLAY PANEL

(57)Abstract:

PURPOSE: To surely perform a display operation by surely generating write discharge without generating erroneous discharge and write maintaining discharge generated immediately after the write discharge in the driving of a memory type AC plasma display panel.

CONSTITUTION: A subscanning pulse 6 is applied to a maintenance electrode in a scanning period so as to set potential difference between a scan electrode applying a scanning pulse 3 and the maintenance electrode at a range where the write maintaining discharge can be generated without generating the erroneous discharge. Thereby, the write discharge and the write maintaining discharge can be surely generated by the subscanning pulse 3, and global write probability on data can be heightened, and display grade can be improved.



## LEGAL STATUS

[Date of request for examination]

18.02.1993

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2139129

[Date of registration]

13.11.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-12026

(43)公開日 平成6年(1994)1月21日

(51)Int.Cl.<sup>5</sup>

G 0 9 G 3/28

H 0 4 N 5/66

識別記号

B 8729-5G

1 0 1 B 9068-5C

庁内整理番号

F I

技術表示箇所

審査請求 有 請求項の数1(全 8 頁)

(21)出願番号 特願平5-28336

(22)出願日 平成5年(1993)2月18日

(31)優先権主張番号 特願平4-33835

(32)優先日 平4(1992)2月21日

(33)優先権主張国 日本(JP)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 登尾 雅之

東京都港区芝五丁目7番1号日本電気株式会社内

(72)発明者 佐野 奥志雄

東京都港区芝五丁目7番1号日本電気株式会社内

(72)発明者 中村 修士

東京都港区芝五丁目7番1号日本電気株式会社内

(74)代理人 弁理士 京本 直樹 (外2名)

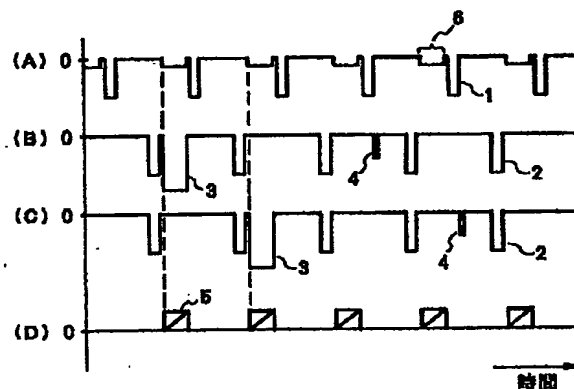
(54)【発明の名称】 プラズマディスプレイパネルの駆動方法

(57)【要約】

【目的】 メモリー型ACプラズマディスプレイパネルの駆動において、誤放電なく確実に書き込み放電、書き込み放電直後に起こる書き込み維持放電を発生させ、表示動作を確実にする。

【構成】 走査パルスを印加中の走査電極と維持電極間の電位差が、書き込み維持放電を誤放電なく発生できる範囲となるよう、副走査パルスを、走査期間中、維持電極に印加する。

【効果】 副走査パルスにより、書き込み放電、書き込み維持放電が確実に起こるようになり、総合的なデータの書き込み確率が高められ、表示品位が向上する。



- 1 維持パルスA
- 2 維持パルスB
- 3 走査パルス
- 4 消去パルス
- 5 データパルス
- 6 副走査パルス

(A) 維持電極  $S_1, S_2, \dots, S_{m-2}, S_m$  に印加する電圧波形(B) 走査電極  $S_2$  に印加する電圧波形(C) 走査電極  $S_4$  に印加する電圧波形(D) 列電極  $D_j$  に印加する電圧波形

1

## 【特許請求の範囲】

【請求項 1】 走査パルス線を順次に印加する駆動を用いる、メモリー機能を有するドットマトリクス型プラズマディスプレイパネルの駆動方法において、

少なくとも走査パルス印加期間中の全部または一部は、走査パルス電圧が印加されている走査電極と、維持電極との間の電位差が、書き込み維持放電における走査電極と維持電極との間の放電維持電圧の最低値以上であり、かつ、書き込み維持放電における走査電極と維持電極との間の放電開始電圧以下の範囲内となる、副走査パルスを維持電極に印加することを特徴とする、プラズマディスプレイパネルの駆動方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、近年進展が著しいパーソナルコンピュータやオフィスワークステーション、ないしは将来の発展が期待されている壁掛けテレビ等に用いられる、いわゆるドットマトリクスタイプのメモリー型 AC プラズマディスプレイパネルの駆動方法に関する。

## 【0002】

【従来の技術】 従来の AC 型プラズマディスプレイパネルとしては図 5 に示す構造のものがある。図 5 において、(A) は平面図、(B) は (A) の  $x-x'$  断面図である。このプラズマディスプレイパネルは、ガラスよりなる第 1 絶縁基板 11、同じくガラスよりなる第 2 絶縁基板 12、行電極 13、列電極 14、He、Xe 等の放電ガスが充填される放電ガス空間 15、放電ガス空間を確保するとともに画素を区切る隔壁 16、放電ガスの放電により発生する紫外光を可視光に変換する蛍光体 17、行電極を覆う絶縁層 18a、列電極を覆う絶縁層 18b、絶縁体を放電より保護する MgO 等よりなる保護層 19 で構成されている。なお、図 5 (A) において、参照番号 20 は画素を示している。蛍光体 17 を画素毎に 3 色に塗り分ければ、カラー表示可能なプラズマディスプレイを得ることが出来る。

【0003】 次に、プラズマディスプレイパネルの電極のみに着目した図を図 6 に示す。図 6 において、21 はプラズマディスプレイパネル、22 は第 1 絶縁基板 11 と第 2 絶縁基板 12 を張り合わせ、内部に放電ガスを封入し気密にシールするシール部、 $S_1, S_3, \dots, S_{n-2}, S_n$  は維持電極、 $S_2, S_4, \dots, S_{n-1}, S_{n+1}$  は走査電極、これらを合わせた  $S_1, S_2, \dots, S_{n+1}, S_n$  は行電極である。また、 $D_1, D_2, \dots, D_{n-1}, D_n$  は列電極を示している。

【0004】 図 7 は、図 5、図 6 に示したプラズマディスプレイパネルの駆動電圧波形、及び発光波形の一例を示す図である。波形 (A) は、維持電極  $S_1, S_3, \dots, S_{n-2}, S_n$  に印加する電圧波形、波形 (B)

2

は、走査電極  $S_2$  に印加する電圧波形、波形 (C) は、走査電極  $S_4$  に印加する電圧波形、波形 (D) は、走査電極  $S_6$  に印加する電圧波形、波形 (E) は、列電極  $D_j$  に印加する電圧波形、波形 (F) は、画素  $a_{2j}$  の発光波形、を示している。維持電極  $S_1, S_3, \dots, S_{n-2}, S_n$  には、維持パルス A、31 を印加する。また、走査電極  $S_2, S_4, \dots, S_{n-1}, S_{n+1}$  には、これらの電極に共通した維持パルス B、32 のほかに、各走査電極に独立したタイミングで走査パルス 33 と消去パルス 34 を線順次に印加する。各列電極  $D_j$  には、発光データがある場合は、データパルス 35 を走査パルス 33 に同期して印加する。

【0005】 図 5、図 6 に示した構成のプラズマディスプレイパネルにおいて、走査電極と列電極の間に同じタイミングで走査パルスとデータパルスを印加して書き込み放電を行わせると、その後は隣り合う維持電極と走査電極の間で、維持パルス A、31 と維持パルス B、32 により維持放電が持続される。このような機能はメモリー機能と呼ばれる。また、走査電極に消去パルスと呼ばれる狭いパルス幅の低電圧パルスを印加すると、維持放電を停止させることが出来る。

【0006】 また、図 8～図 10 には、異なるプラズマディスプレイパネルの例を示す。1 画素に行電極が 2 本入っている。このため、図 10 で判るように、維持電極の数は、図 6 の場合よりも 1 本少なく、 $S_1, S_3, \dots, S_{n-2}$ 、までとなっている。このパネルの駆動は、維持電極が図 6 の場合より、1 本少ないことを除けば、図 7 と全く同じ駆動波形を用いることができる。

## 【0007】

【発明が解決しようとする課題】 しかしながら、図 7 のような駆動波形を用いた場合、表示データの書き込み放電を確実にするために走査パルス電圧を高めようとする、誤放電を生じ、正常な書き込み動作を行えなくなるという問題があった。この誤放電は、電圧が高くなりすぎた走査電極と維持電極の間で生じていた。このようなことは、走査電極と維持電極間のギャップが、走査電極と列電極間のギャップより狭い場合に多くみられた。

【0008】 また、上記の場合とは逆に、走査電極と維持電極間のギャップが走査電極と列電極間のギャップより広い場合、走査パルス電圧が走査側維持パルス電圧と同じ程度の低電圧ですでに書き込み放電が起こることがあった。この場合は、書き込み放電は確実に発生しているにもかかわらず、書き込み放電から維持放電への移行がうまくいかないことがあった。

【0009】 本発明の目的は、プラズマディスプレイパネルの駆動装置において、上記の問題を解決し、誤放電なく、さらに確実な書き込み動作を実現することにある。

## 【0010】

【課題を解決するための手段】 本発明によれば、走査パ

ルスを線順次に印加する駆動を用いる、メモリー機能を有するドットマトリクス型プラズマディスプレイパネルの駆動方法において、少なくとも走査パルス印加期間中の全部または一部は、走査パルス電圧が印加されている走査電極と、維持電極との間の電位差が、書き込み維持放電における走査電極と維持電極との間の放電維持電圧の最低値以上であり、かつ、書き込み維持放電における走査電極と維持電極との間の放電開始電圧以下の範囲内となる、副走査パルスを維持電極に印加することを特徴とする、プラズマディスプレイパネルの駆動方法が得られる。

#### 【0011】

【作用】本発明は、上述のような構成としたことにより、従来技術の問題を解決した。すなわち、誤放電なく書き込み放電を確実に維持放電に移行させるには、走査パルスとデータパルスにより発生した書き込み放電を種火として、書き込み放電直後に、走査電極と維持電極間で放電が発生すること（以下書き込み維持放電と呼ぶ）が重要なことが新たに判った。この書き込み維持放電が確実に発生するには、書き込み放電が発生した時点で、走査電極と維持電極の間の電位差が次の2つの条件を満たす必要があった。1つは、該電位差が書き込み維持放電における走査電極と維持電極との間の放電電圧の最低値以上でないと書き込み維持放電が発生しない。ここで言う書き込み維持放電の最低値とは、ACパルス電圧を増大させて一般的に測定される放電維持電圧とは必ずしも一致するものではない。すなわち、走査電極と列電極間で書き込み放電が発生し、相当数の活性粒子が存在するとともに、走査電極上に壁電荷の蓄積が始まっている状態で規定されるものであり、一般的な放電維持電圧より高くなる場合が多い。もう1つは、この電位差が、この電位差だけで自ら放電を開始する電圧（放電開始電圧）以下の電圧に設定されていることである。すなわち、走査パルス電圧が印加された走査電極と維持電極との間で、書き込み放電がないのに、書き込み維持放電が生じてはならない。なお、ここでの放電開始電圧は、維持パルスのみによる放電開始電圧よりも高い電圧となる。これは、走査パルスの周期が維持パルスの周期よりも非常に長いためである。

【0012】そこで、すくなくとも走査パルス電圧が走査電極に印加されている走査期間中は、走査パルス電圧が印加されている走査電極と維持電極との間の電位差が、書き込み維持放電における走査電極と維持電極との間の放電維持電圧の最低値以上であり、かつ、書き込み維持放電における走査電極と維持電極との間の放電開始電圧以下の範囲の電圧となるように、副走査パルスを維持電極に印加することにした。これにより、

(1) 誤放電なく、走査パルス電圧を書き込み放電の最適値に設定できるので、書き込み放電が確実に起こせるようになった。

(2) 書き込み放電直後に発生する書き込み維持放電が、誤放電なく確実に発生するようになった。

(3) 書き込み維持放電が確実に発生すると、その後の維持放電も確実に起こるようになった。

これ等の理由により、書き込み放電の全体的な確実性が大きく改善され、表示品位がいちじるしく向上した。以下実施例により、詳しく説明する。

#### 【0013】

【実施例】本発明を実施するプラズマディスプレイパネルとして、図5、図6に示したものをを用いた。走査電極  $S_2, S_4, \dots, S_{n-3}, S_{n-1}$  は120本、維持電極  $S_1, S_3, \dots, S_{n-2}, S_n$  は121本、列電極  $D_1, D_2, \dots, D_{n-1}, D_n$  は480本である。各画素のピッチは、列電極方向が0.6mm、行電極方向が0.8mmである。行電極と行電極の間の距離は0.1mm、行電極と列電極の距離は0.2mmである。また、図5において、11は2mm厚のソーダガラスよりなる第1絶縁基板、12はやはり2mm厚のソーダガラスよりなる第2絶縁基板、13は銀の厚膜電極よりなる行電極、14は銀の厚膜電極よりなる列電極、15は全圧で200 Torrで2.5%のXeを混合したHeよりなる放電ガスが充填された放電ガス空間、16は第1絶縁基板11と第2絶縁基板12によって挟み込まれ、各画素20の間を区切る厚膜プロセスで形成した隔壁、17は放電ガスの放電により発生する紫外光を可視光に変換する  $Zn_2SiO_4:Mn$  などよりなる蛍光体、18aは行電極13を覆う厚膜の透明グレーズよりなる絶縁層、18bは同じく列電極14を覆うやはり厚膜の透明グレーズよりなる絶縁層、19はガス放電より絶縁層18aを保護する厚さ2μmのMgOよりなる保護層である。

【0014】図1に本発明の第1の実施例の駆動波形を示す。図1において、波形(A)は維持電極  $S_1, S_3, \dots, S_{n-2}, S_n$  に印加する電圧波形、波形(B)は、最初の走査電極  $S_2$  に印加する電圧波形、波形(C)は、次の走査電極  $S_4$  に印加する電圧波形、波形(D)は、列電極  $D_j$  に印加する電圧波形、である。維持電極  $S_1, S_3, \dots, S_{n-2}, S_n$  には、維持パルスA、1（パルス幅2μ秒、周期16μ秒、電圧-160V）を印加する。また、走査電極  $S_2, S_4, \dots, S_{n-3}, S_{n-1}$  には、これらの電極に共通した維持パルスB、2（パルス幅、周期、電圧は維持パルスA、1に同じ）のほかに、各走査電極に独立したタイミングで走査パルス3（パルス幅4μ秒、電圧-200V）を線順次に印加している。消去パルス4は、パルス幅が狭く（0.5μ秒）電圧の低い（-130V）、いわゆる細幅消去パルスを用いた。もちろん、このような消去パルスでなく、太幅の消去パルスや、なまった波形の消去パルス、及びこれらの複合されたパルスでも良い。列電極  $D_j$  には、データパルス

(パルス幅は走査パルス3と同じ、電圧80V)をデータの有無に応じて印加する。画素を発光させる場合は80Vのデータパルスを印加し、発光させない場合は、0Vのままとする。6は、本発明の副走査パルスであり、パルス電圧は-20V、パルス幅は走査パルス3と同じとしている。また、パルスの立ち上がり位置はそれぞれの走査パルス3と同じとした。この、副走査パルス6がないと、-200Vの走査パルス電圧を印加した時点で、走査電極と維持電極間で誤放電を起こしたが、副走査パルス6を-20Vまで印加することにより、誤放電なく走査パルス電圧を-200Vまで増加することができた。これにより、確実な書き込み放電を起こし、またその直後の書き込み維持放電も誤放電なく起こせるようになった。従って、書き込み維持放電から、次の維持パルスA、1での維持放電にも、放電が確実に移行するようになった。結局、副走査パルス6を用いることにより、書き込み放電を誤放電なく確実に行うことができ、また書き込み放電から維持放電への放電の移行が非常に確実に行われるようになった。

【0015】なお、副走査パルス6の電圧を余り大きくし過ぎると、走査パルス電圧が印加されている走査電極と維持電極との間の電位差が小さくなりすぎてしまい、書き込み維持放電を発生できなくなる。従って、副走査パルス6の電圧は、走査電極と維持電極の間の電位差が、書き込み維持放電を発生できる電圧以上となるようにする必要があった。

【0016】また、上記の場合とは逆に、走査電極と維持電極間のギャップが走査電極と列電極間のギャップより広い場合は、作用の項で述べた理由により、副走査パルスとして、走査パルス電圧と逆極性のパルスを維持電極に印加することが有効であった。すなわち、図2の電圧波形図((A)から(D)は図1に同じ)に示すように、すくなくとも走査パルス3が走査電極に次々と印加されている期間中は、走査パルス3が印加されている走査電極と維持電極との間の電位差が書き込み維持放電を発生できるように、走査パルス3と逆極性の副走査パルス6を維持電極に印加した。すなわち、図1の実施例と同じく、走査パルス3が印加されている走査電極と維持電極間の電圧を放電維持電圧の範囲内に収めるようにした。これにより、書き込み放電から書き込み維持放電への移行が確実に行われるようになった。

【0017】なお、本発明では、上記のように簡単のため走査電極と維持電極間のギャップ及び列電極間のギャップの大小として、現象を記述しているが、本来的に意味するところは、これらのギャップにより規定される放電開始電圧、放電維持電圧などの特性電圧の大小関係にある。特性電圧は構造、放電ガスなどの要因にも影響されるため、ギャップの大小と必ずしも1:1に対応するものではないことを申し添えておく。

【0018】また、図2においては、副走査パルス6の

立ち上がりは走査パルス3と同一時点であるが、立ち下りは走査パルス3より延ばし、維持パルスA、1の立ち下りと同一にしている。このように、副走査パルス6を走査パルス3が印加される期間外にまで延長しても差し支えない。

【0019】以上の実施例から明らかなように、本発明の副走査パルスを用いることにより、走査電極と維持電極間のギャップと、走査電極とデータ電極間のギャップの値に関係なく、走査電極に印加する走査パルス電圧を、書き込み放電に最適な値に設定できるようになる。従って、維持電極と走査電極間のギャップと、走査電極と列電極間のギャップを、パネル設計時に自由に選択できるようになるため、設計の自由度がたいへん大きくなり、プラズマディスプレイパネルの生産上非常に用である。

【0020】また、図3に副走査パルスの異なる例を示す。図3において(A)、(B)、(C)は維持電極に印加する副走査パルスの電圧波形、(D)は走査電極に印加する走査パルス電圧波形である。図3に示すように、副走査パルス6は走査パルス3よりも幅が狭くとも良い。図3(A)の場合は、走査パルスと逆極性の副走査パルスを印加する場合を示しており、副走査パルス6が印加されている時間に、書き込み維持放電が充分に起こるようなパルス幅に副走査パルス6を設定すれば良い。この値は、走査パルスの電圧、繰り返しの周期、またはプラズマディスプレイパネルに用いるガスの圧力、種類などにより変化する。時間差Taは書き込み放電が開始するまでの時間であり、一般的には1μ秒以下とする。書き込み放電は、Ta以降、走査パルスとデータパルスが印加されている間は発生する可能性があるため、一般的には時間差Tbはほとんど0とする。ただし、書き込み放電が非常に早く集束してしまう場合は、それ以降の時間は副走査パルス6を0電圧として、時間差Tbを有限な値としても良い。

【0021】また図3(B)の場合は、時間差Ta、Tbは、維持電極と走査電極間で誤放電が起こらないような値に設定すれば良い。この値も、(A)の場合と同様プラズマディスプレイパネルの仕様によるが、一般的には1μ秒以下とすればよい。また図3(C)は、副走査パルス6のパルスエッジがなまった場合を示している。この場合は、パルス電圧がピーク電圧に達している時間でパルス幅を考えれば良い。

【0022】なお、図1から図3で述べた本発明の駆動波形は、図8、図9に示した電極構成のプラズマディスプレイパネルにも適用できることは言うまでもない。

【0023】次に、図8～図10に示す電極構成のプラズマディスプレイパネルを用いて、副走査パルスをそれぞれの維持電極に独立に印加した場合の例を図4に示す。図4において、波形(A)は、走査電極S<sub>2</sub>に印加する電圧波形、波形(B)は、走査電極S<sub>4</sub>に印加する

電圧波形、波形(C)は、維持電極 $S_1$ に印加する電圧波形、波形(D)は、維持電極 $S_2$ に印加する電圧波形、波形(E)は、列電極 $D_j$ に印加する電圧波形を示している。図4から判るように、維持電極 $S_1, S_2, \dots, S_{n-2}$ には、維持パルスA、1を共通に印加するとともに、各維持電極に独立して副走査パルス6を線順次に印加している。また、走査電極 $S_2, S_4, \dots, S_{n-2}, S_{n-1}$ には、これらの電極に共通した維持パルスB、2のほか、各走査電極に独立したタイミングで走査パルス3と消去パルス4(図示せず)を線順次に印加している。

【0024】なお、以上の実施例では、図5、図6、または図8～図10に示したAC面放電型メモリーパネルを駆動した場合について述べたが、本発明は、これに限らず、どのような形式のACメモリー型プラズマディスプレイパネルにも適用できることはいうまでもない。

#### 【0025】

【発明の効果】以上述べたように、本発明によれば、走査期間において、維持電極に副走査パルスを印加することにより、確実な書き込み放電が発生する範囲に走査パルス電圧を自由に設定できるようになる。さらに、副走査パルスにより、書き込み放電とほぼ同時に、書き込み維持放電が確実に起こるようになる。

【0026】従って書き込み放電が確実に発生するとともに、書き込み放電から書き込み維持放電、その後の維持放電への移行が確実となり、総合的なデータの書き込み確率が高められ、表示品位が向上する。

【0027】また、本発明を用いることにより、維持電極と走査電極間のギャップと、走査電極と列電極間のギャップを、パネル設計時に自由に選択できるようになるため、設計の自由度がたいへん大きくなり、プラズマディスプレイパネルの生産上非常に有用である。

#### 【図面の簡単な説明】

【図1】本発明の駆動方法の第1の実施例を示す図である。

【図2】本発明の駆動方法の第2の実施例を示す図である。

【図3】本発明の駆動方法に用いることができる副走査\*

\*パルスの例を示す図である。

【図4】本発明の駆動方法の第3の実施例を示す図である。

【図5】プラズマディスプレイパネルの平面図と断面図である。

【図6】電極配置に注目したプラズマディスプレイパネルの構成図である。

【図7】プラズマディスプレイパネルの駆動電圧波形、及び発光波形を示す図である。

【図8】プラズマディスプレイパネルの異なる例の平面図である。

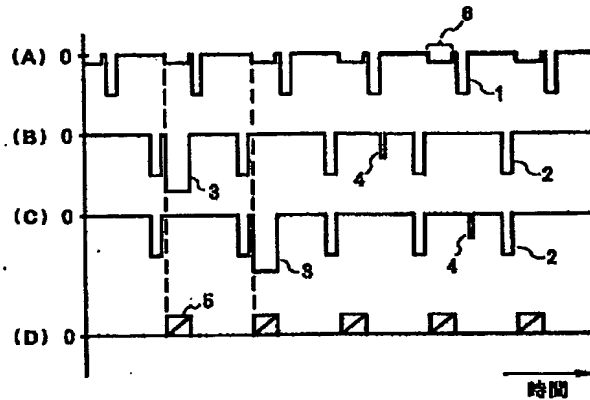
【図9】プラズマディスプレイパネルの異なる例の断面図である。

【図10】図8、図9のプラズマディスプレイパネルの電極配置に注目した構成図である。

#### 【符号の説明】

|                                     |               |
|-------------------------------------|---------------|
| 1、3 1                               | 維持パルスA        |
| 2、3 2                               | 維持パルスB        |
| 3、3 3                               | 走査パルス         |
| 4、3 4                               | 消去パルス         |
| 5、3 5                               | データパルス        |
| 6                                   | 副走査パルス        |
| 1 1                                 | 第1絶縁基板        |
| 1 2                                 | 第2絶縁基板        |
| 1 3                                 | 行電極           |
| 1 4                                 | 列電極           |
| 1 5                                 | 放電ガス空間        |
| 1 6                                 | 隔壁            |
| 1 7                                 | 蛍光体           |
| 1 8 a、1 8 b                         | 絶縁層           |
| 1 9                                 | 保護層           |
| 2 0                                 | 画素            |
| 2 1                                 | プラズマディスプレイパネル |
| 2 2                                 | シール部          |
| $D_1, D_2, \dots, D_{n-1}, D_n$     | 列電極           |
| $S_1, S_2, \dots, S_{n-1}, S_n$     | 行電極           |
| $S_1, S_3, \dots, S_{n-2}, S_n$     | 維持電極          |
| $S_2, S_4, \dots, S_{n-3}, S_{n-1}$ | 走査電極          |

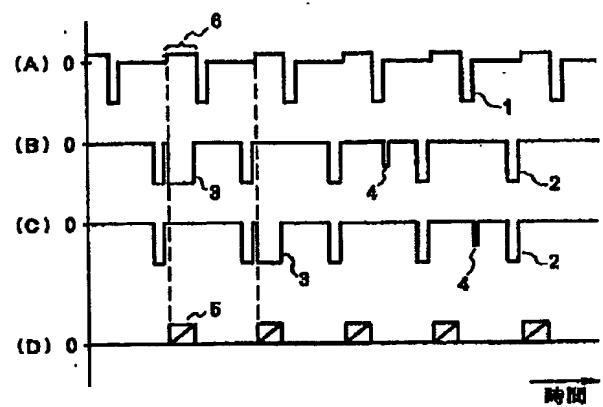
【図 1】



- 1 維持パルスA
- 2 維持パルスB
- 3 定査パルス
- 4 消去パルス
- 5 データパルス
- 6 副走査パルス

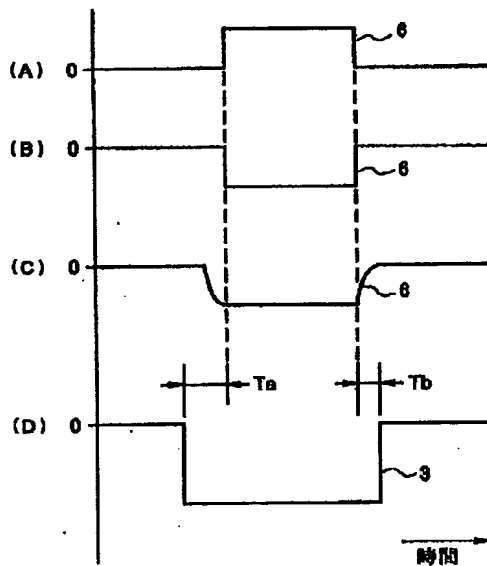
(A) 維持電極  $S_1, S_3, \dots, S_{m-2}, S_m$  に印加する電圧波形  
 (B) 走査電極  $S_2$  に印加する電圧波形  
 (C) 走査電極  $S_4$  に印加する電圧波形  
 (D) 列電極  $D_j$  に印加する電圧波形

【図 2】



- 1 維持パルスA
- 2 維持パルスB
- 3 定査パルス
- 4 消去パルス
- 5 データパルス
- 6 副走査パルス

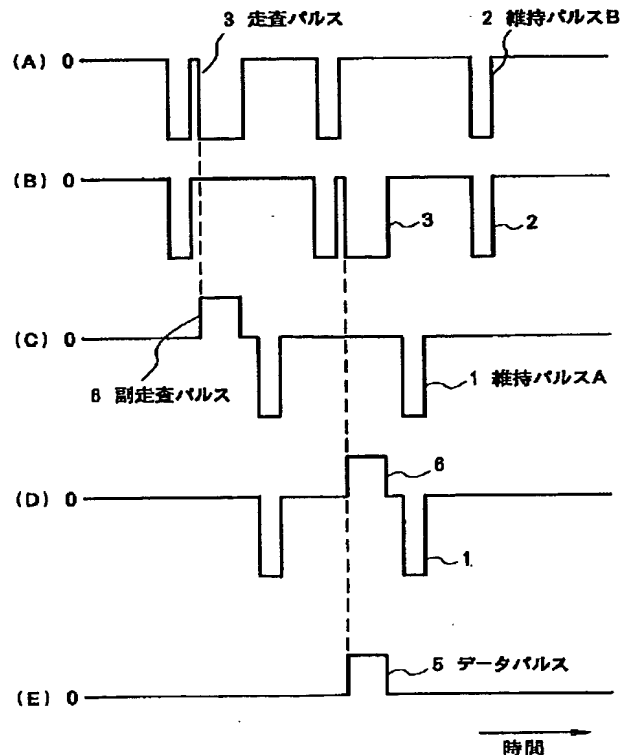
【図 3】



- 3 定査パルス
- 6 副走査パルス
- $T_a, T_b$  時間差

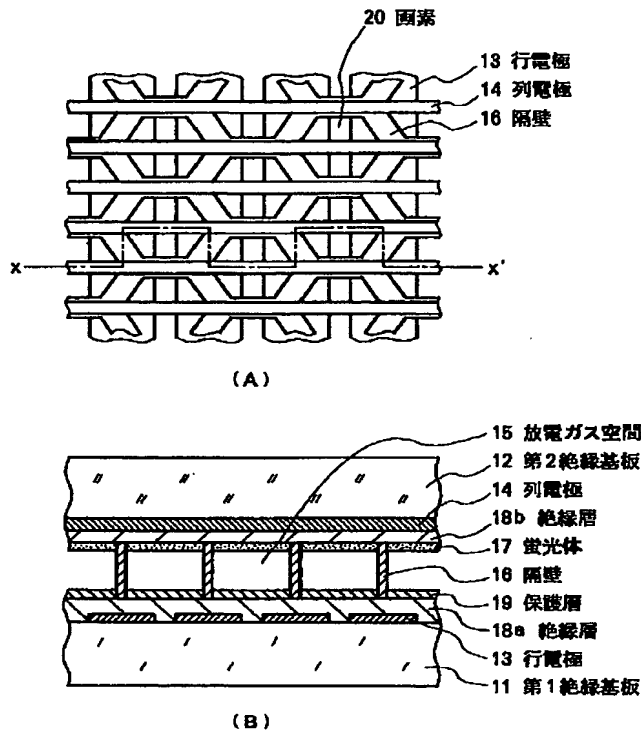
(A) ~ (C) 維持電極に印加する副走査パルスの電圧波形  
 (D) 走査電極に印加する定査パルスの電圧波形

【図 4】

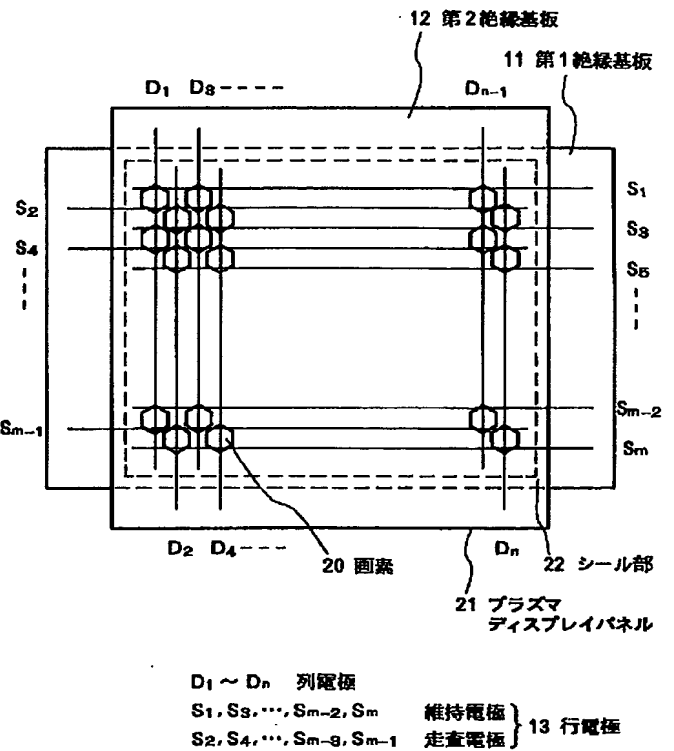




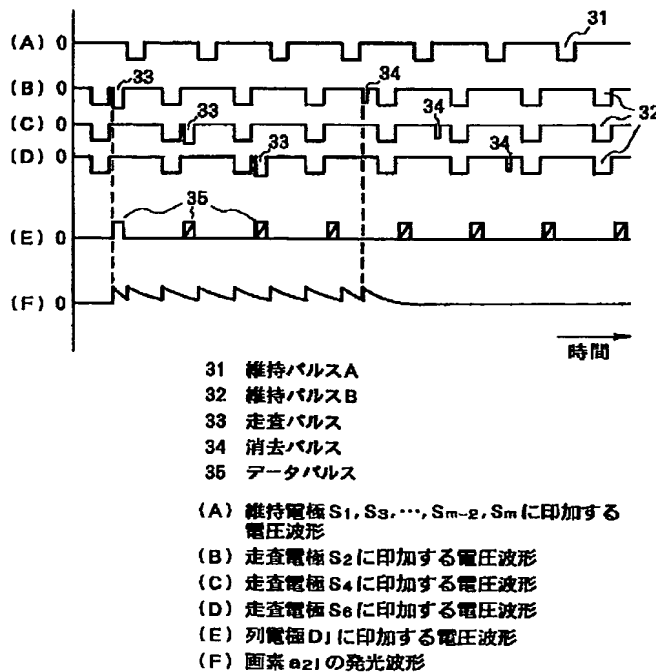
【図5】



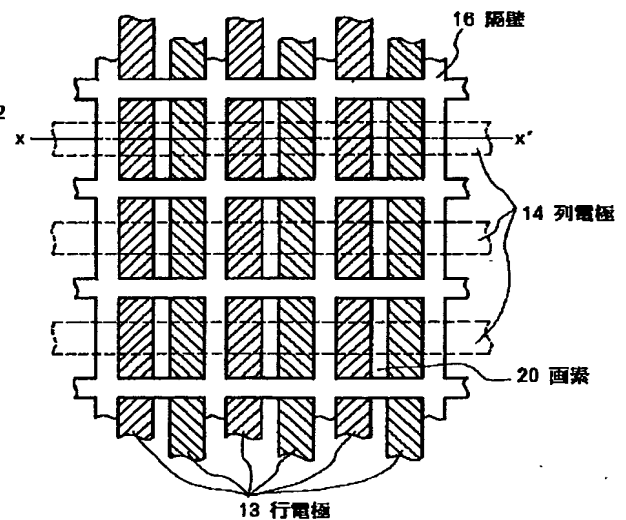
【図6】



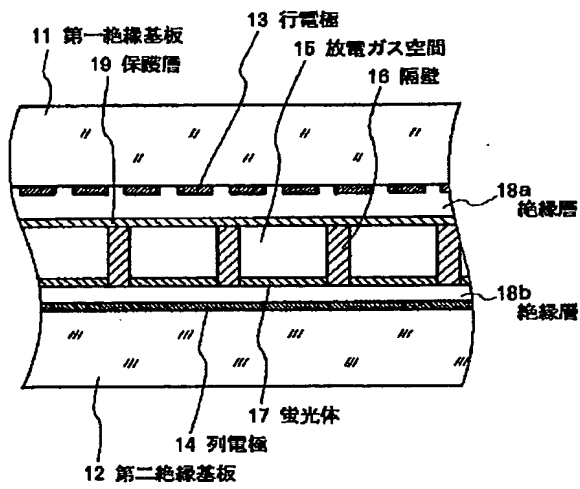
【図7】



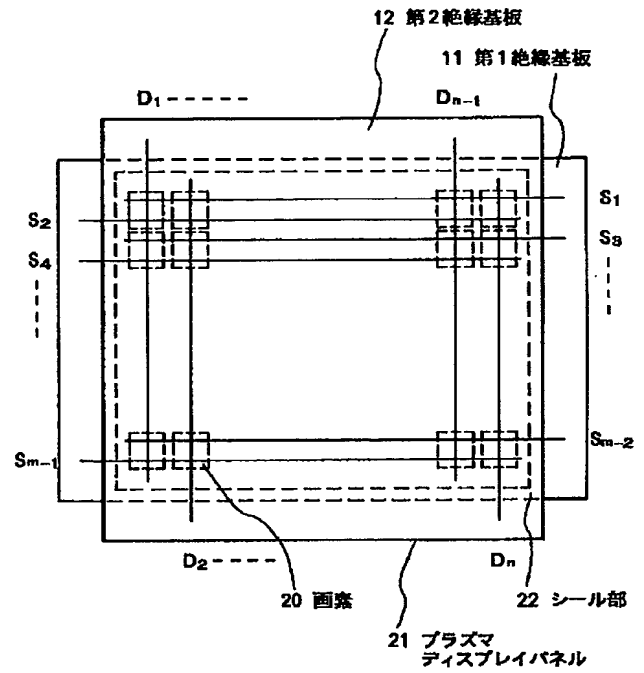
【図8】



【図9】



【図10】



$D_1 \sim D_n$  列電極

$S_1, S_3, \dots, S_{m-2}$  維持電極 } 13 行電極  
 $S_2, S_4, \dots, S_{m-1}$  走査電極